

デュアルおよびクワッド、 JFET 入力、高精度、高速オペアンプ

特長

- 14μs スルーレート: 10V/μs 最小
- 5MHz の利得帯域幅積
- 高速セトリング時間: 1.3μs で 0.02%
- 150μV のオフセット電圧 (LT1057): 450μV 最大
- 180μV のオフセット電圧 (LT1058): 600μV 最大
- 2μV/°C の VOS のドリフト: 7μV/°C 最大
- 70°C での 50pA のバイアス電流
- 低電圧ノイズ:
 - 13nV/√Hz@1kHz
 - 26nV/√Hz@10Hz

アプリケーション

- 高精度、高速計測
- 高速、高精度サンプル&ホールド
- 対数アンプ
- D/A 出力アンプ
- フォトダイオード・アンプ
- 電圧-周波数コンバータ
- 周波数-電圧コンバータ

概要

LT[®]1057 は、マッチングされた JFET 入力のデュアル・オペアンプで、高精度仕様と高速性能を兼ね備えており、業界標準の 8ピン・パッケージで供給されます。広く用いられているポピュラーなあらゆるバイポーラおよび JFET 入力のデュアル・オペアンプに取って代わります。特に LT1057 は LF412A および OP-215 JFET 入力デュアル・オペアンプを使用したシステムの性能をグレードアップします。

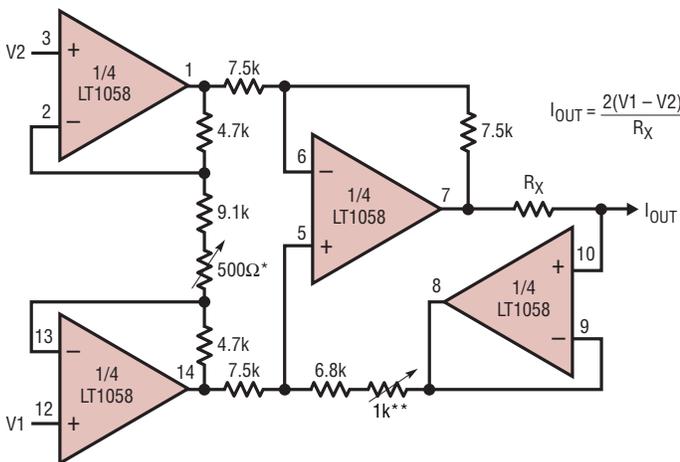
LT1058 は標準 14ピン構成の最もオフセットが低いクワッドの JFET 入力オペアンプです。現在入力可能な JFET 入力クワッド・オペアンプと比較して、大幅に精度を向上させます。4個のシングル高精度 JFET 入力のオペアンプを置き換え、同時にボード・スペース、消費電力、およびコストを削減することができます。

LT1057 と LT1058 は両方とも、プラスチック DIP、SOP の標準パッケージで供給されます。

LT、LT、LTC および LTM はリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

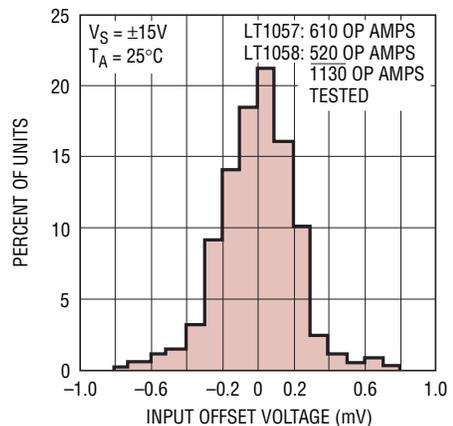
電流出力、高速、高入力インピーダンスの計装アンプ



*GAIN ADJUST
**COMMON MODE REJECTION ADJUST
BANDWIDTH ≈ 2MHz

10578 TA01

オフセット電圧の分布
(全パッケージ、LT1057 および LT1058)



10578 TA01A

LT1057/LT1058

絶対最大定格 (Note 1)

電源電圧.....	±20V
差動入力電圧.....	±40V
入力電圧.....	±20V
出力短絡時間.....	無期限
保存温度範囲.....	-65°C ~ 150°C
リード温度(半田付け、10秒).....	300°C

動作温度範囲

LT1057AM/LT1057M/	
LT1058AM/LT1058M(廃品).....	-55°C ~ 125°C
LT1057AC/LT1057C/LT1057S	
LT1058AC/LT1058C/LT1058S.....	0°C ~ 70°C
LT1057I/LT1058I.....	-40°C ≤ T _A ≤ 85°C

パッケージ/発注情報

<p>SW PACKAGE 16-LEAD PLASTIC (WIDE) SO T_{JMAX} = 150°C, θ_{JA} = 90°C/W</p>	<p>SW PACKAGE 16-LEAD PLASTIC (WIDE) SO T_{JMAX} = 150°C, θ_{JA} = 90°C/W</p>	<p>S8 PACKAGE 8-LEAD PLASTIC SO T_{JMAX} = 150°C, θ_{JA} = 200°C/W</p> <p>Please note that the LT1057S8/LT1057IS8 standard surface mount pin-out differs from that of the LT1057 standard CERDIP/PDIP packages.</p>	<p>ORDER PART NUMBER</p> <p>LT1057S8 LT1057IS8</p> <p>S8 PART MARKING</p> <p>1057 1057I</p>
<p>ORDER PART NUMBER</p> <p>LT1057SW LT1057ISW</p>	<p>ORDER PART NUMBER</p> <p>LT1058SW LT1058ISW</p>	<p>H PACKAGE 8-LEAD METAL CAN</p>	<p>ORDER PART NUMBER</p> <p>LT1057AMH LT1057MH LT1057ACH LT1057CH</p>
<p>N14 PACKAGE 14-LEAD PDIP T_{JMAX} = 125°C, θ_{JA} = 130°C/W</p> <p>J14 PACKAGE 14-LEAD CERDIP T_{JMAX} = 150°C, θ_{JA} = 100°C/W</p>	<p>ORDER PART NUMBER</p> <p>LT1058ACN LT1058CN</p> <p>LT1058AMJ LT1058MJ LT1058ACJ LT1058CJ</p>	<p>ORDER PART NUMBER</p> <p>LT1057ACN8 LT1057CN8</p> <p>LT1057ACJ8 LT1057CJ8 LT1057AMJ8 LT1057MJ8</p>	<p>J8 PACKAGE 8-LEAD CERDIP T_{JMAX} = 125°C, θ_{JA} = 130°C/W</p> <p>T_{JMAX} = 150°C, θ_{JA} = 100°C/W</p>

発注情報 テープアンドリール: Add #TR
鉛フリー仕様: Add #PBF 鉛フリー仕様テープアンドリール: Add #TRPBF
鉛フリー仕様製品マーキング: <http://www.linear-tech.co.jp/leadfree/>

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性 注記がない限り、 $V_S = \pm 15V$ 、 $T_A = 25^\circ C$ 、 $V_{CM} = 0V$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	LT1057AM/LT1058AM LT1057AC/LT1058AC			LT1057M/LT1058M LT1057C/LT1058C			UNITS	
			MIN	TYP	MAX	MIN	TYP	MAX		
V_{OS}	Input Offset Voltage	LT1057		150	450		200	800	μV	
		LT1057 (S8 Package)					220	1200	μV	
		LT1058		180	600		250	1000	μV	
I_{OS}	Input Offset Current	Fully Warmed Up		3	40		4	50	pA	
I_B	Input Bias Current	Fully Warmed Up		± 5	± 50		± 7	± 75	pA	
	Input Resistance	Differential Common Mode $V_{CM} = -11V$ to $8V$ Common Mode $V_{CM} = 8V$ to $11V$		10^{12} 10^{12} 10^{11}			10^{12} 10^{12} 10^{11}		Ω Ω Ω	
	Input Capacitance			4			4		pF	
e_n	Input Noise Voltage	0.1Hz to 10Hz	LT1057		2.0		2.1		μV_{P-P}	
			LT1058		2.4		2.5		μV_{P-P}	
e_n	Input Noise Voltage Density	$f_0 = 10Hz$ $f_0 = 1kHz$ (Note 3)		26			28		nV/\sqrt{Hz}	
				13	22		14	24	nV/\sqrt{Hz}	
i_n	Input Noise Current Density	$f_0 = 10Hz, 1kHz$ (Note 4)		1.5	4		1.8	6	fA/\sqrt{Hz}	
A_{VOL}	Large-Signal Voltage Gain	$V_O = \pm 10V, R_L = 2k$ $V_O = \pm 10V, R_L = 1k$	150	350		100	300		V/mV	
	Input Voltage Range		± 10.5	14.3 -11.5		± 10.5	14.3 -11.5		V V	
CMRR	Common Mode Rejection Ratio		LT1057	86	100		82	98		dB
			LT1058	84	98		80	96		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 10V$ to $\pm 18V$		88	103		86	102		dB
V_{OUT}	Output Voltage Swing	$R_L = 2k$		± 12	± 13		± 12	± 13		V
SR	Slew Rate			10	14		8	13		V/ μs
GBW	Gain-Bandwidth Product	$f = 1MHz$ (Note 6)		3.5	5		3	5		MHz
I_S	Supply Current Per Amplifier			1.6	2.5		1.7	2.8		mA
	Channel Separation	DC to 5kHz, $V_{IN} = \pm 10V$		132			130			dB

(LT1057/LT1058 SW パッケージのみ)、注記がない限り、 $V_S = \pm 15V$ 、 $T_A = 25^\circ C$ 、 $V_{CM} = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage	LT1057		0.3	2	mV
		LT1058		0.35	2.5	
I_{OS}	Input Offset Current	Fully Warmed Up		5	50	pA
I_B	Input Bias Current	Fully Warmed Up		± 10	± 100	pA
	Input Resistance –Differential –Common Mode	$V_{CM} = -11V$ to $8V$ $V_{CM} = 8V$ to $11V$		0.4 0.4 0.05		$T\Omega$
	Input Capacitance			4		pF
e_n	Input Noise Voltage	0.1Hz to 10Hz	LT1057		2.1	μV_{P-P}
			LT1058		2.5	
e_n	Input Noise Voltage Density	$f_0 = 10Hz$ $f_0 = 1kHz$		26		nV/\sqrt{Hz}
				13		

LT1057/LT1058

電気的特性 (LT1057/LT1058 SWパッケージのみ)、注記がない限り、 $V_S = \pm 15V$ 、 $T_A = 25^\circ C$ 、 $V_{CM} = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
i_n	Input Noise Current Density	$f_0 = 10\text{Hz}$, 1kHz		1.8		fA/ $\sqrt{\text{Hz}}$
A_{VOL}	Large-Signal Voltage Gain	$V_0 = \pm 10V$ $R_L = 2k$ $R_L = 1k$	100 50	300 220		V/mV
	Input Voltage Range		± 10.5	14.3 -11.5		V
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 15V$ LT1057 LT1058	82 80	98 98		dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 10V$ to $\pm 18V$	86	102		dB
V_{OUT}	Output Voltage Swing	$R_L = 2k$	± 12	± 13		V
SR	Slew Rate		8	13		V/ μs
GBW	Gain-Bandwidth Product	$f = 1\text{MHz}$ (Note 6)	3	5		MHz
I_S	Supply Current Per Amplifier			1.7	2.8	mA
	Channel Separation	DC to 5kHz, $V_{IN} = \pm 10V$		130		dB

●は、 $0^\circ C \leq T_A \leq 70^\circ C$ または $-40^\circ C \leq T_A \leq 85^\circ C$ (LT1057IS8)の温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。
注記がない限り $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	LT1057AC LT1058AC			LT1057C LT1058C			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
V_{OS}	Input Offset Voltage	LT1057	●	250	800	330	1400	μV	
		LT1057IS8	●			500	2300	μV	
		LT1057S8	●			400	1900	μV	
		LT1058	●	300	1200	400	1800	μV	
	Average Temperature Coefficient of Input (Offset Voltage)	LT1057 H/J8 Package	●	1.8	7	2.3	12	$\mu V/^\circ C$	
		N8 Package	●	3	10	4	16	$\mu V/^\circ C$	
		LT1057S8 (Note 5)	●			4	16	$\mu V/^\circ C$	
		LT1057IS8 (Note 5)	●			4.5	16	$\mu V/^\circ C$	
		LT1058 J Package (Note 5)	●	2.5	10	3	15	$\mu V/^\circ C$	
		N Package (Note 5)	●	4	15	5	22	$\mu V/^\circ C$	
I_{OS}	Input Offset Current	Warmed Up, $T_A = 70^\circ C$ LT1057IS8	●	18	150	20 35	250 600	pA	
I_B	Input Bias Current	Warmed Up, $T_A = 70^\circ C$ LT1057IS8	●	± 50	± 250	± 60 ± 100	± 350 ± 900	pA	
A_{VOL}	Large-Signal Voltage Gain	$V_0 = \pm 10V$, $R_L = 2k$	●	70	220	50	200	V/mV	
CMRR	Common Mode Rejection Ratio	$V_{CM} = \pm 10.4V$	●	85	98	80	96	dB	
PSRR	Power Supply Rejection Ratio	$V_S = \pm 10V$ to $\pm 18V$	●	87	102	84	100	dB	
V_{OUT}	Output Voltage Swing	$R_L = 2k$	●	± 12	± 12.8	± 12	± 12.8	V	
I_S	Supply Current Per Amplifier		●		2.8		3.2	mA	
		$T_A = 70^\circ C$		14		1.5		mA	

電気的特性 (LT1057/LT1058 SWパッケージのみ)。●は、注記がない限り、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 、 $0^\circ C \leq T_A \leq 70^\circ C$ (LT1057SW、LT1058SWの場合) または $-40^\circ C \leq T_A \leq 85^\circ C$ (LT1057ISW、LT1058ISWの場合) の温度範囲での規格値を意味する。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V _{OS}	Input Offset Voltage	LT1057	●	0.5	2.5	mV	
		LT1058S	●	0.6	3.0		
		LT1058IS	●	0.7	4.0		
	Average Temperature Coefficient of Input Offset Voltage		●	5		$\mu V/^\circ C$	
I _{OS}	Input Offset Current	Warmed Up, T _A = 70°C Warmed Up, T _A = 85°C		20 35	250 400	pA	
I _B	Input Bias Current	Warmed Up, T _A = 70°C Warmed Up, T _A = 85°C		±60 ±100	±400 ±700	pA	
A _{VOL}	Large-Signal Voltage Gain	V _O = ±10V, R _L = 2k	LT1057	●	50	200	mV
			LT1058	●	40	200	
CMRR	Common Mode Rejection Ratio	V _{CM} = ±10.5V	LT1057	●	80	96	dB
			LT1058	●	78	96	
PSRR	Power Supply Rejection Ratio	V _S = ±10V to ±18V	LT1057	●	84	100	dB
			LT1058	●	82	100	
V _{OUT}	Output Voltage Swing	R _L = 2k	●	±12	±12.8	V	

●は、 $-55^\circ C \leq T_A \leq 125^\circ C$ の温度範囲での規格値を意味する。
注記がない限り、 $V_S = \pm 15V$ 、 $V_{CM} = 0V$ 。

SYMBOL	PARAMETER	CONDITIONS	LT1057AM LT1058AM			LT1057M LT1058M			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
V _{OS}	Input Offset Voltage	LT1057	●	300	1100	400	2000	μV	
		LT1058	●	380	1600	550	2500		
	Average Temperature Coefficient of Input Offset Voltage	LT1057	●	2.0	7	2.5	12	$\mu V/^\circ C$	
		LT1058 (Note 5)	●	2.5	10	3	15		
I _{OS}	Input Offset Current	Warmed Up, T _A = 125°C		0.15	2	0.2	3	nA	
I _B	Input Bias Current	Warmed Up, T _A = 125°C		±0.6	±4.5	±0.7	±6	nA	
A _{VOL}	Large-Signal Voltage Gain	V _O = ±10V, R _L = 2k	●	40	120	30	110	V/mV	
CMRR	Common Mode Rejection Ratio	V _{CM} = ±10.4V	●	84	97	80	95	dB	
PSRR	Power Supply Rejection Ratio	V _S = ±10V to ±17V	●	86	100	83	98	dB	
V _{OUT}	Output Voltage Swing	R _L = 2k	●	±12	±12.7	±12	±12.6	V	
I _S	Supply Current Per Amplifier	T _A = 125°C		1.25	1.9	1.3	2.2	mA	

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: パラメータの標準値 (TYP) は、個々のアンプのパラメータ分布で 60% の歩留まりが得られる値として定義される。つまり、100 個の LT1058 では標準的に 240 (100 個の LT1057 では 120) のオペアンプが、表示の規定値よりも良好な値を示す。

Note 3: このパラメータについては、サンプル・テストのみが行われる。

Note 4: 電流ノイズは、次の式で計算される。

$$i_n = (2qI_b)^{1/2}$$

ここで、 $q = 1.6 \cdot 10^{-19}$ クーロン。最大 1G のソース抵抗のノイズが電流ノイズの寄与を支配する。

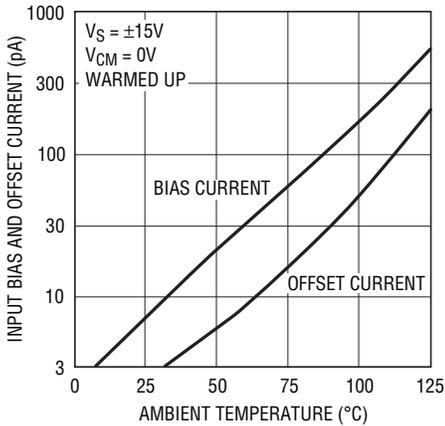
Note 5: このパラメータに対しては全数テストは実施されない。

Note 6: 利得帯域幅積はテストされない。利得帯域幅積は設計により、およびスルーレート測定からの推論によって保証されている。

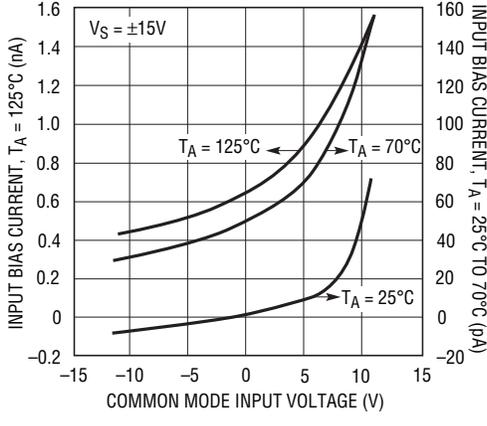
LT1057/LT1058

標準的性能特性

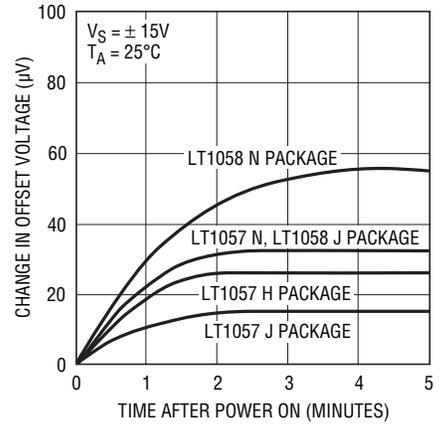
入力バイアスおよび
オフセット電流と温度



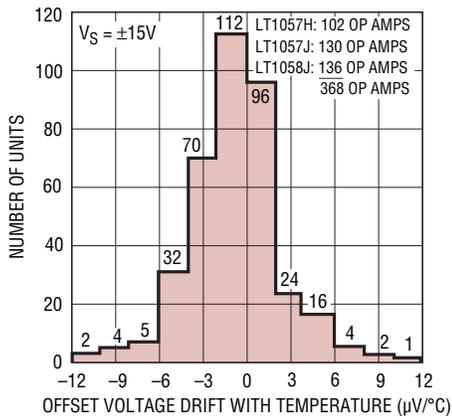
同相電圧範囲における
入力バイアス電流



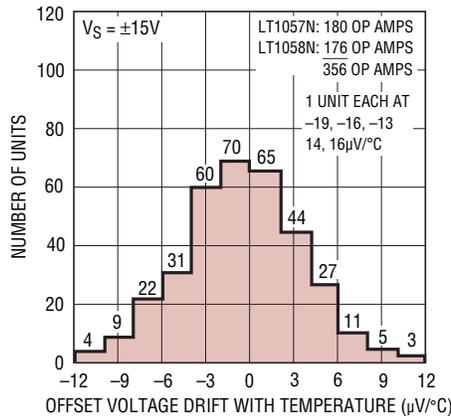
ウォームアップ・ドリフト



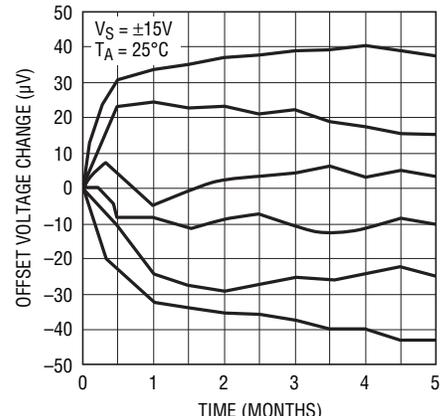
オフセット電圧ドリフトの
温度による分布
(HおよびJパッケージ)



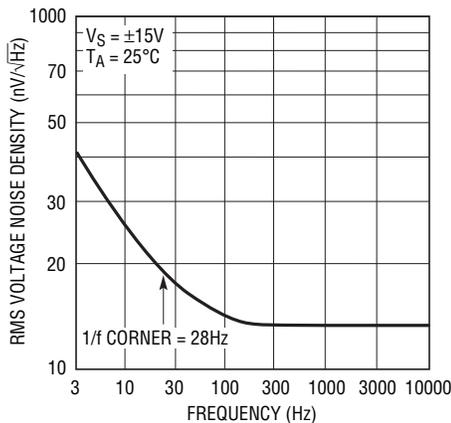
オフセット電圧ドリフトの
温度による分布
(プラスチックNパッケージ)



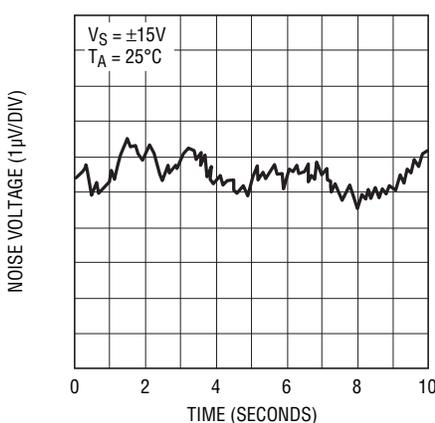
代表的ユニットの
長期ドリフト



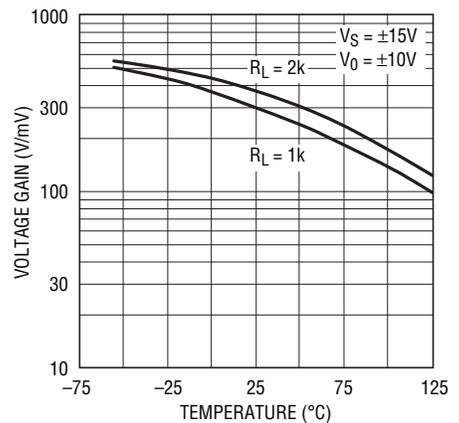
電圧ノイズと周波数



0.1Hz~10Hzでのノイズ

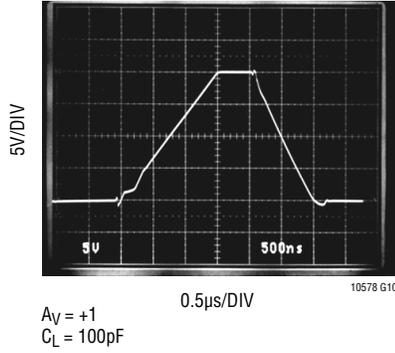


電圧利得と温度

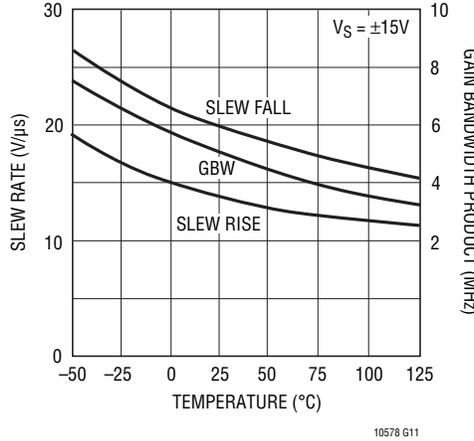


標準的性能特性

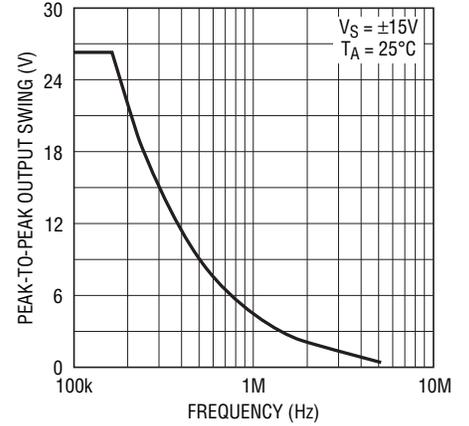
大信号応答



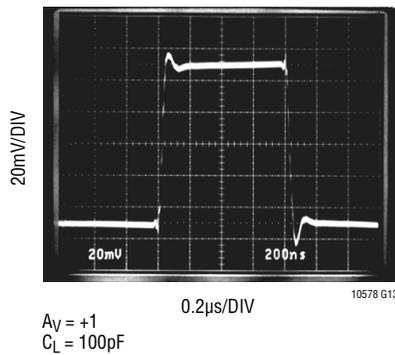
スルーレート、利得帯域幅積と温度



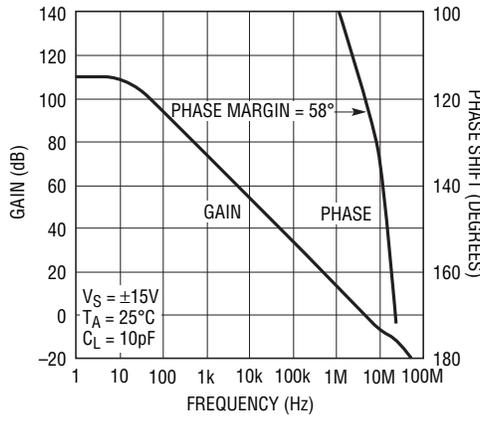
無歪み出力振幅と周波数



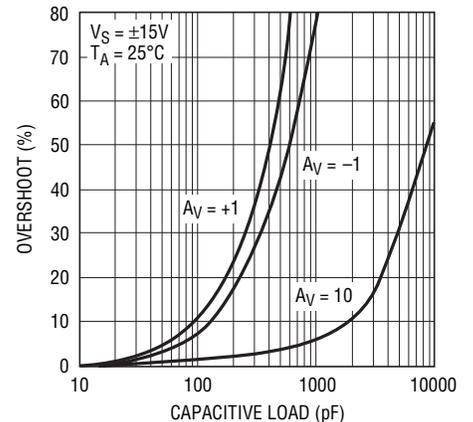
小信号応答



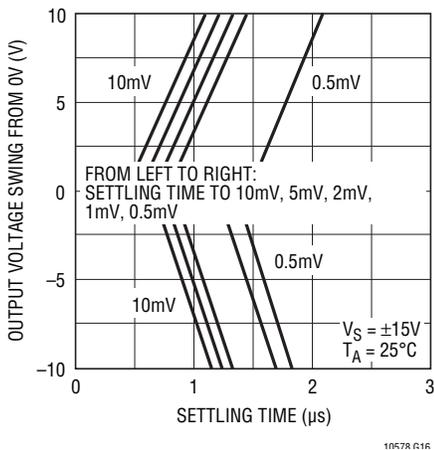
利得、位相シフトと周波数



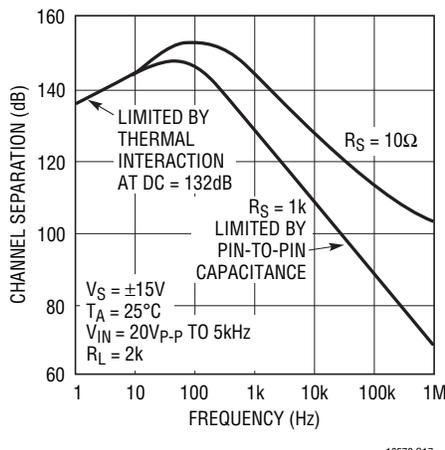
容量性負荷の処理



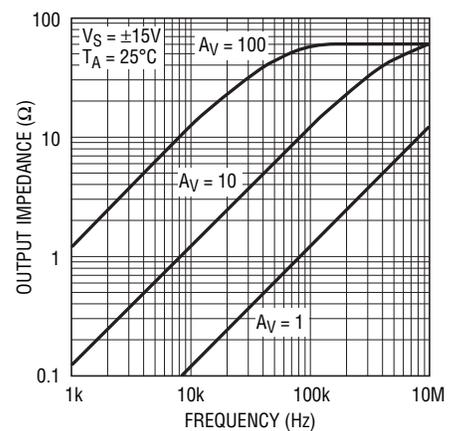
セトリング時間



チャネル・セパレーションと周波数



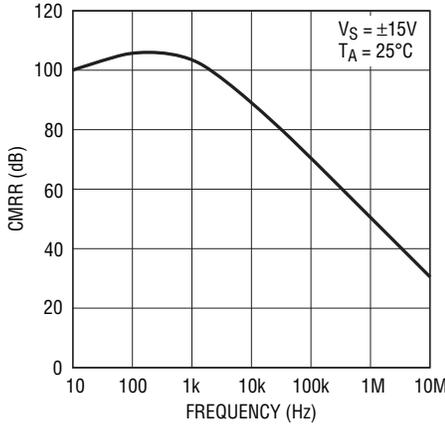
出力インピーダンスと周波数



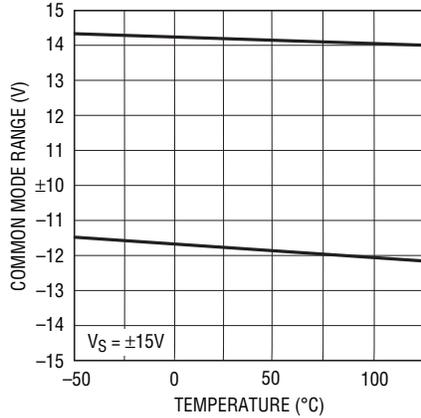
LT1057/LT1058

標準的性能特性

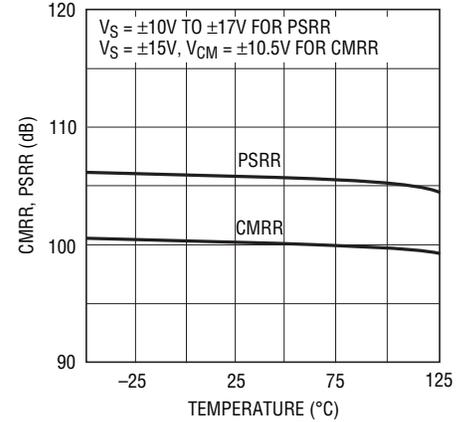
同相除去比(CMRR)と周波数



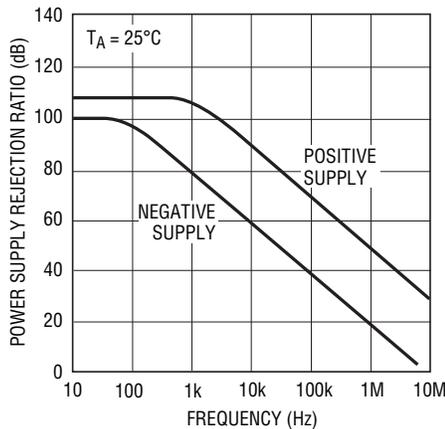
同相電圧範囲と温度



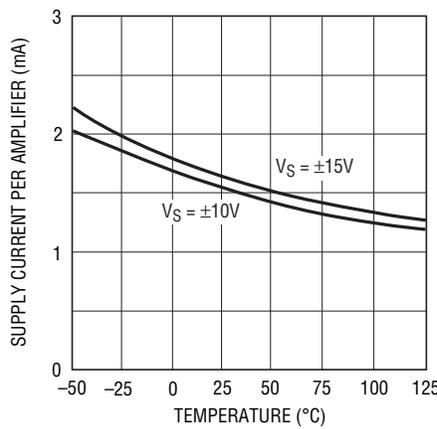
同相除去比(CMRR)および電源除去比(PSRR)と温度



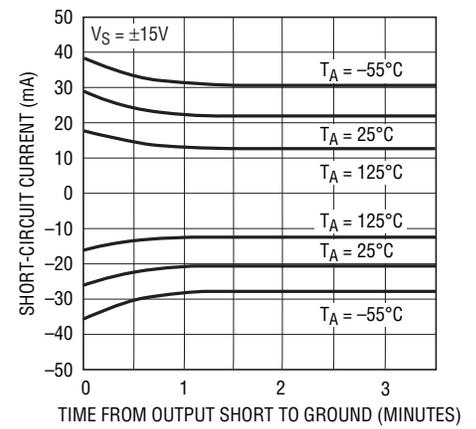
電源除去比(PSRR)と周波数



電源電流と温度



短絡電流と時間
(1つの出力をグランドに短絡)



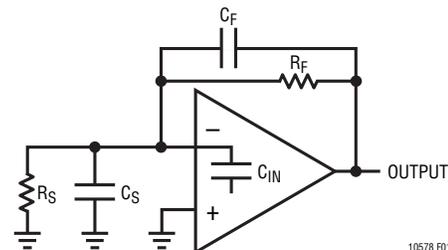
アプリケーション情報

LT1057は、LF353、LF412、LF442、TL072、TL082、およびOP-215のソケットに直接挿入できます。LT1058は、LF347、LF444、TL074、およびTL084ソケットに挿入できます。もちろん、すべての標準のバイポーラ・オペアンプ(デュアル/クワッド)も、これらのデバイスで置き換えることができます。

高速動作

オペアンプの帰還回路が抵抗性(R_F)である場合は、 R_F 、ソースの抵抗と容量(R_S 、 C_S)、およびアンプの入力容量($C_{IN} \approx 4pF$)によってポールが形成されます。閉ループの低利得構成で、 R_S と R_F が $K\Omega$ レンジの場合、このポールによって過剰な位相

シフトが発生することがあり、更に発振する可能性もあります。小容量のコンデンサ(C_F)を R_F と並列に接続することにより、この問題は解消されます。 $R_S(C_S + C_{IN}) = R_F C_F$ とすることにより、帰還ポールの影響は完全に除去されます。



アプリケーション情報

セトリグ時間はテスト回路で測定されます。テスト回路は、LT1055/LT1056のデータシートとアプリケーションノート10に記載されています。

ピコアンペア/マイクロボルト性能の実現

LT1057/LT1058のピコアンペア/マイクロボルト・レベルの精度を実現するには、適切な配慮が必要です。たとえば、オペアンプ外部の回路の漏れ電流により、性能が大きく低下することがあります。高品質な絶縁を使用する必要があります(例:テフロン™、Kel-F)。また、すべての絶縁表面を洗浄してフラックスやその他の残滓を除去する必要があるかもしれません。湿度の高い環境では、湿気を防ぐため表面をコーティングする必要もあるかもしれません。

入力回路を入力に近い電位を与えたガードリングで取り囲んで基板の漏れ電流を最小に抑えます。反転構成ではガードリングをグランドに接続し、非反転構成では反転入力に接続します。プリント回路基板の両側をガードする必要があります。バルク漏れ電流の減少はガードリングの幅に依存します。

LT1057/LT1058は、現在入手可能なあらゆるデュアル/クワッドJFET入力オペアンプの中で、最も低いオフセット電圧を持ちます。しかし、オフセット電圧の値と時間と温度によるオフセット電圧ドリフトは、優れたバイポーラ・アンプにはいまだにかないません(FETの相互コンダクタンスは、バイポーラ・トランジスタよりもかなり小さいため)。逆に、この小さい相互コンダクタンスこそ、FET入力オペアンプがバイポーラ・アンプより極めて高速である主な理由です。

テフロンはデュボン社の商標です。

また、オフセット電圧は、温度サイクルによっても変化します。 -55°C ～ 125°C の温度範囲でサイクルしたとき、AMグレードは標準 $40\mu\text{V}$ (Mグレードは $50\mu\text{V}$)のヒステリシスを示します。 0°C ～ 70°C の温度サイクルでは、ヒステリシスの影響を無視できます($20\mu\text{V}$ 未満)。

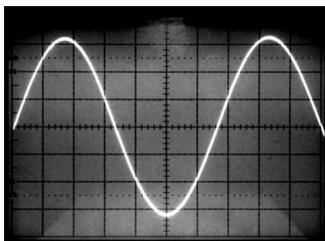
オフセット電圧とドリフト性能は、パッケージにも影響されます。プラスチックNパッケージでは、成形材料がデバイスに直接接触するため、表面に圧力がかかります。NPN入力トランジスタはこの圧力の影響をほとんど受けませんが、JFETデバイスのドリフト性能は低下します。その結果、標準的性能特性の分布図に示すような最高のドリフト性能を実現するには、JまたはHパッケージが推奨されます。

高速性やピコアンペア・レベルのバイアス電流を必要としないアプリケーションに対しては、バイポーラ入力でピン・コンパクトなLT1013およびLT1014のデュアルおよびクワッド・オペアンプを提供しています。これらのデバイスは、どのJFET入力デバイスよりも大幅に優れたDC仕様を持ちます。

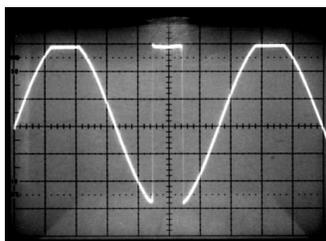
位相反転保護

ほとんどの業界標準JFET入力シングル、デュアル、クワッド・オペアンプ(LF156、LF351、LF353、LF411、LF412、OP-15、OP-16、OP-215、TL084など)は、入力が負の同相限界値を超えたとき(すなわち、 $\pm 15\text{V}$ 電源で -12V を下回ったとき)に出力で位相反転が起こります。下の画像は、 $\pm 16\text{V}$ の正弦波入力(A)、ユニティ・ゲイン・フォロワ・モードのLF412Aの応答(B)、LT1057/LT1058の応答(C)を示しています。

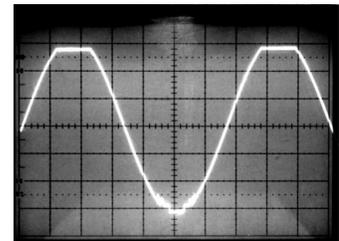
画像(B)の位相反転により、サーボシステムでロックアップが生じる場合があります。LT1057/LT1058は、独自の位相反転保護回路により、位相反転を起こしません。



(A) $\pm 16\text{V}$ 正弦波入力



(B) LF412Aの出力



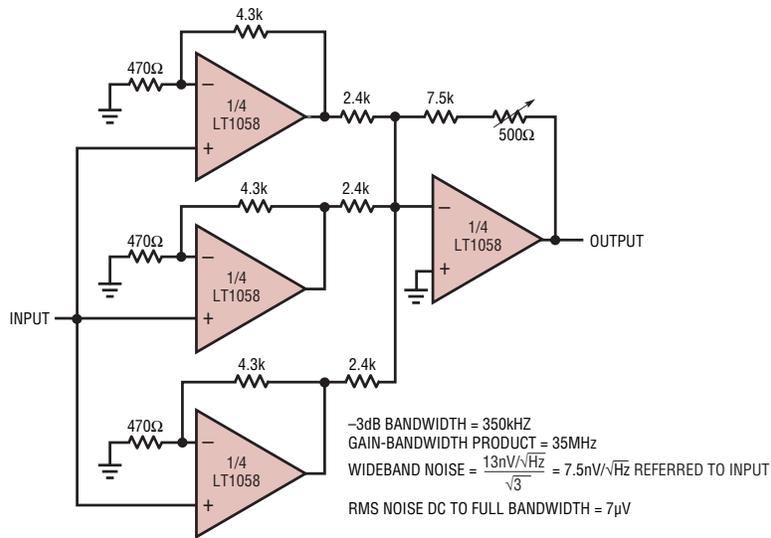
(C) LT1057/LT1058の出力

すべての画像において、縦軸:5V目盛、横軸:50 μs 目盛

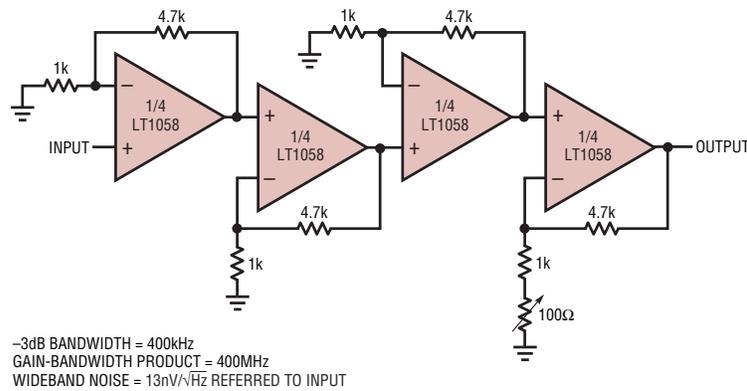
LT1057/LT1058

標準的応用例

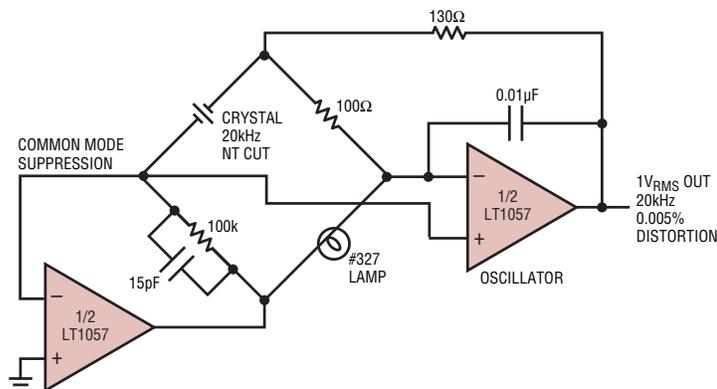
高入力インピーダンス、低ノイズ、広帯域、利得100倍のアンプ



広帯域、高入力インピーダンス、利得1000倍のアンプ

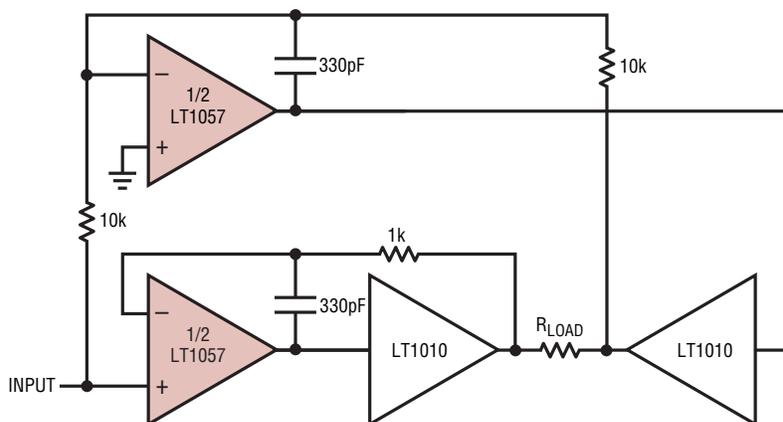


低歪み、水晶安定化発振器



標準的応用例

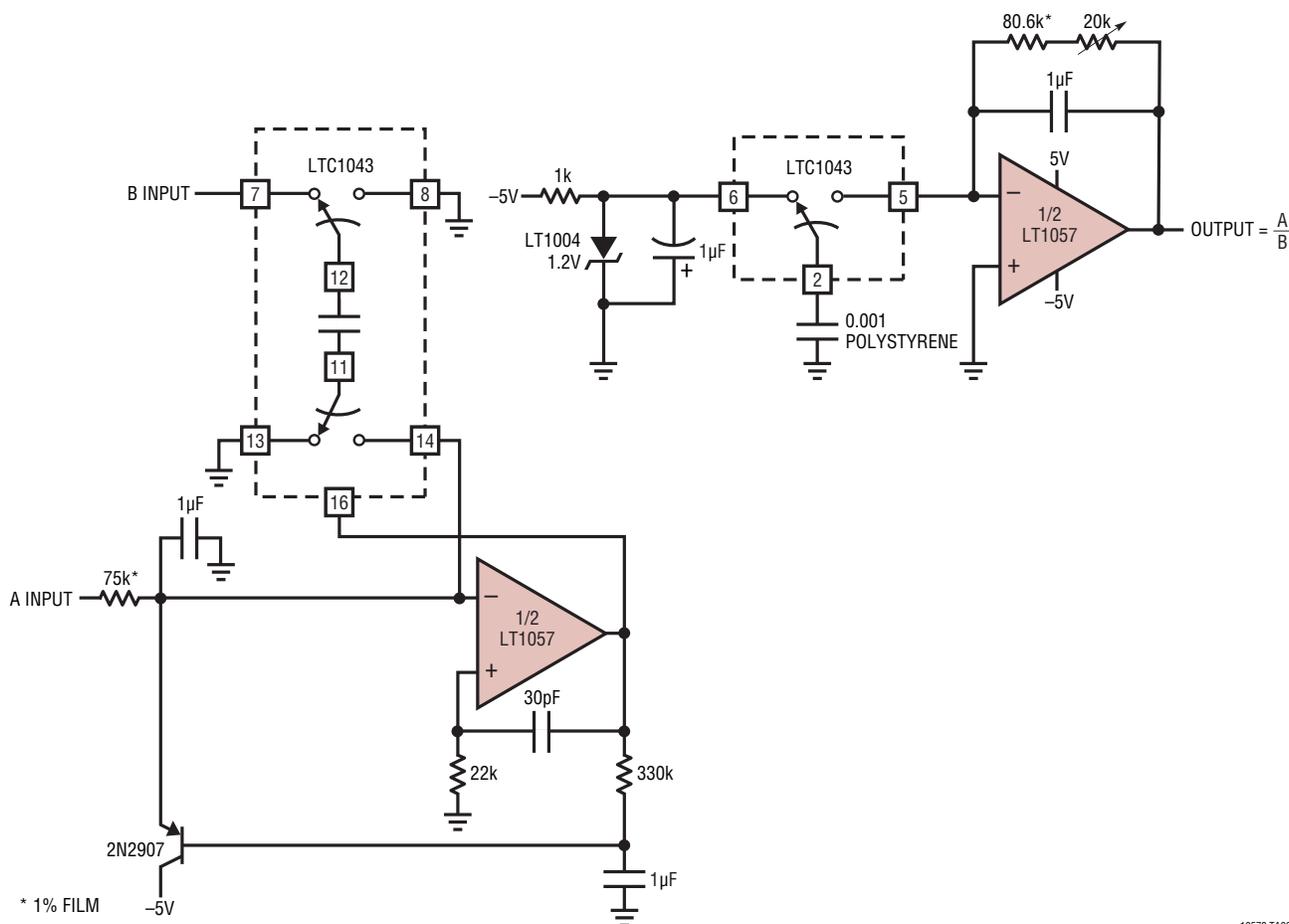
高速、高精度のブリッジ・アンプ



SLEW RATE = 14V/μs
 OUTPUT CURRENT TO LOAD = 150mA
 LOAD CAPACITANCE: UP TO 1μF

10578 TA05

アナログ除算器



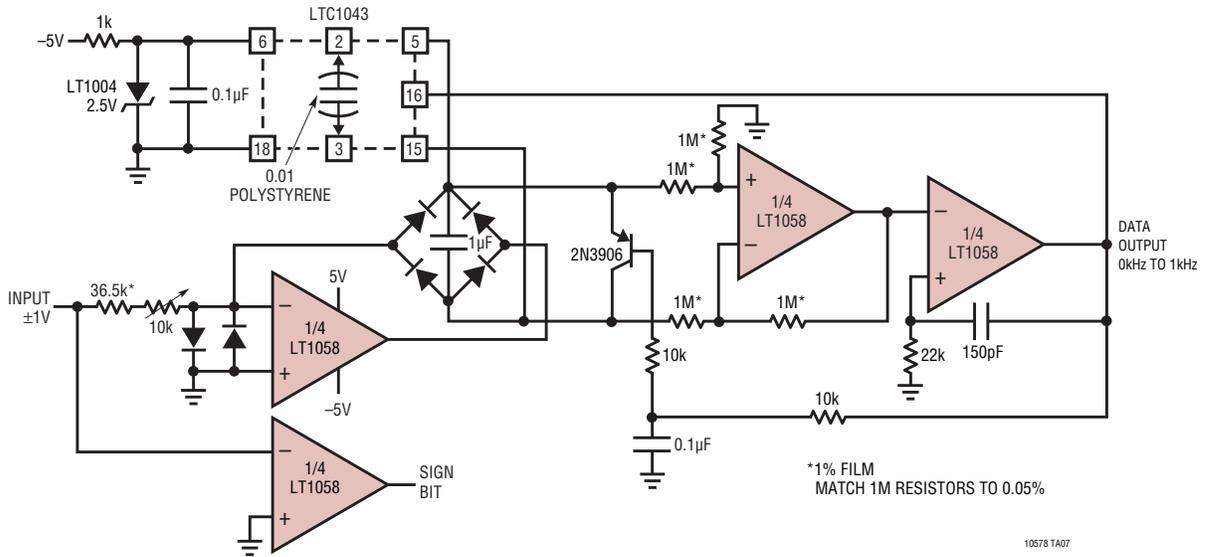
* 1% FILM

10578 TA06
10578fd

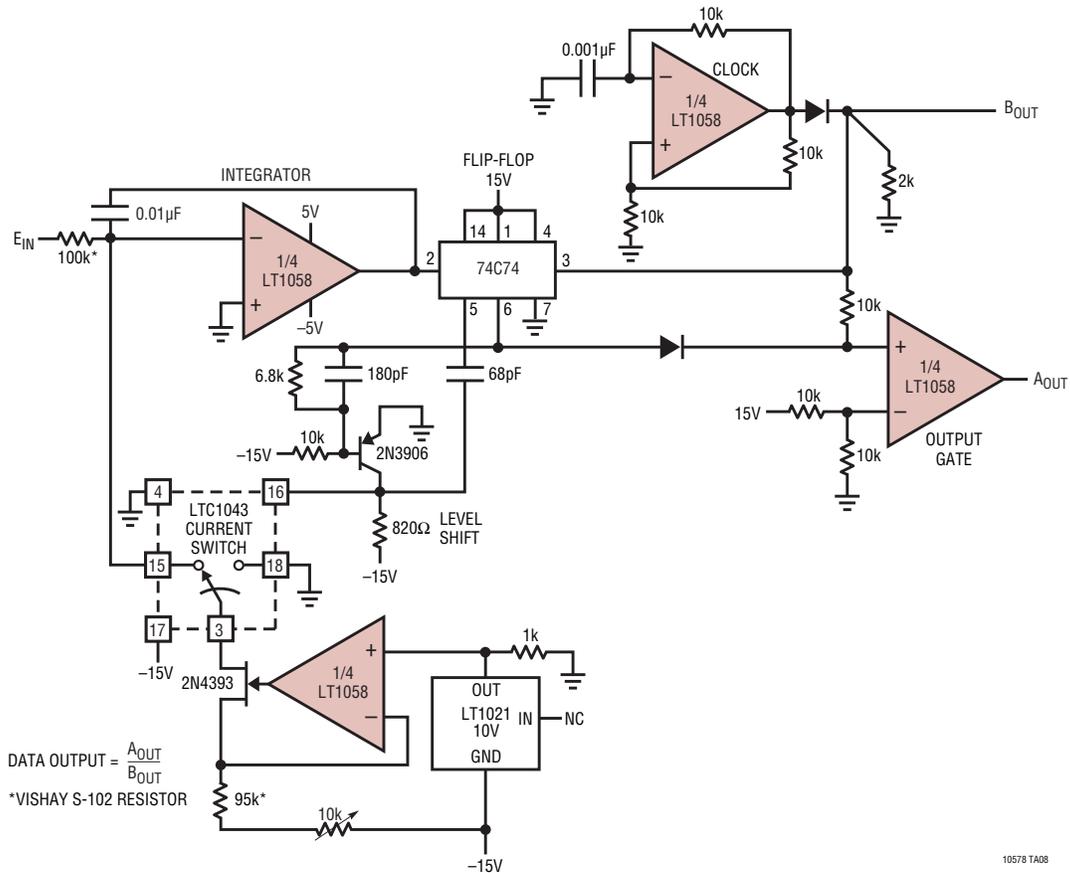
LT1057/LT1058

標準的応用例

バイポーラ入力(AC)V/Fコンバータ

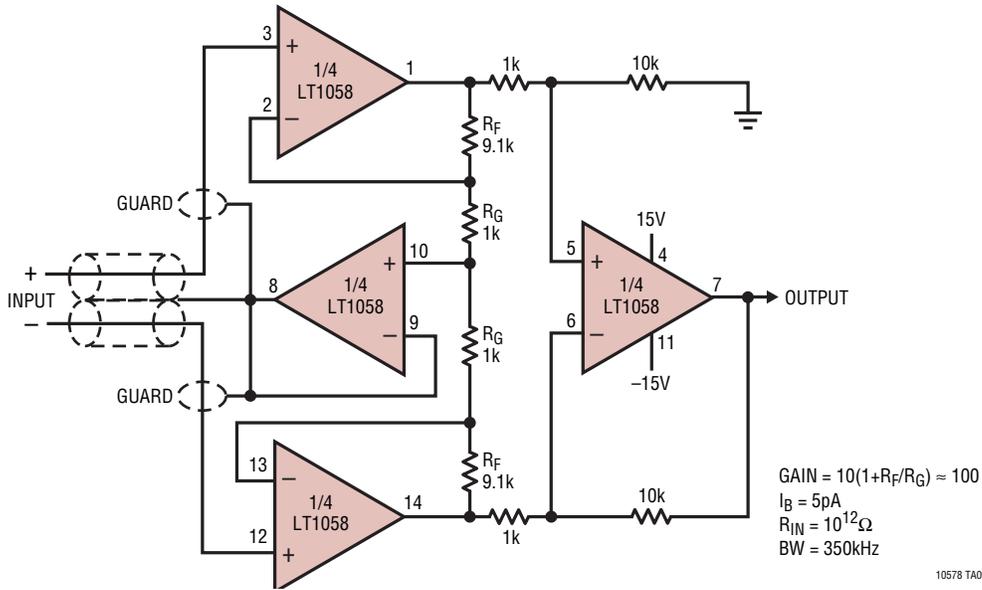


12ビットA/Dコンバータ

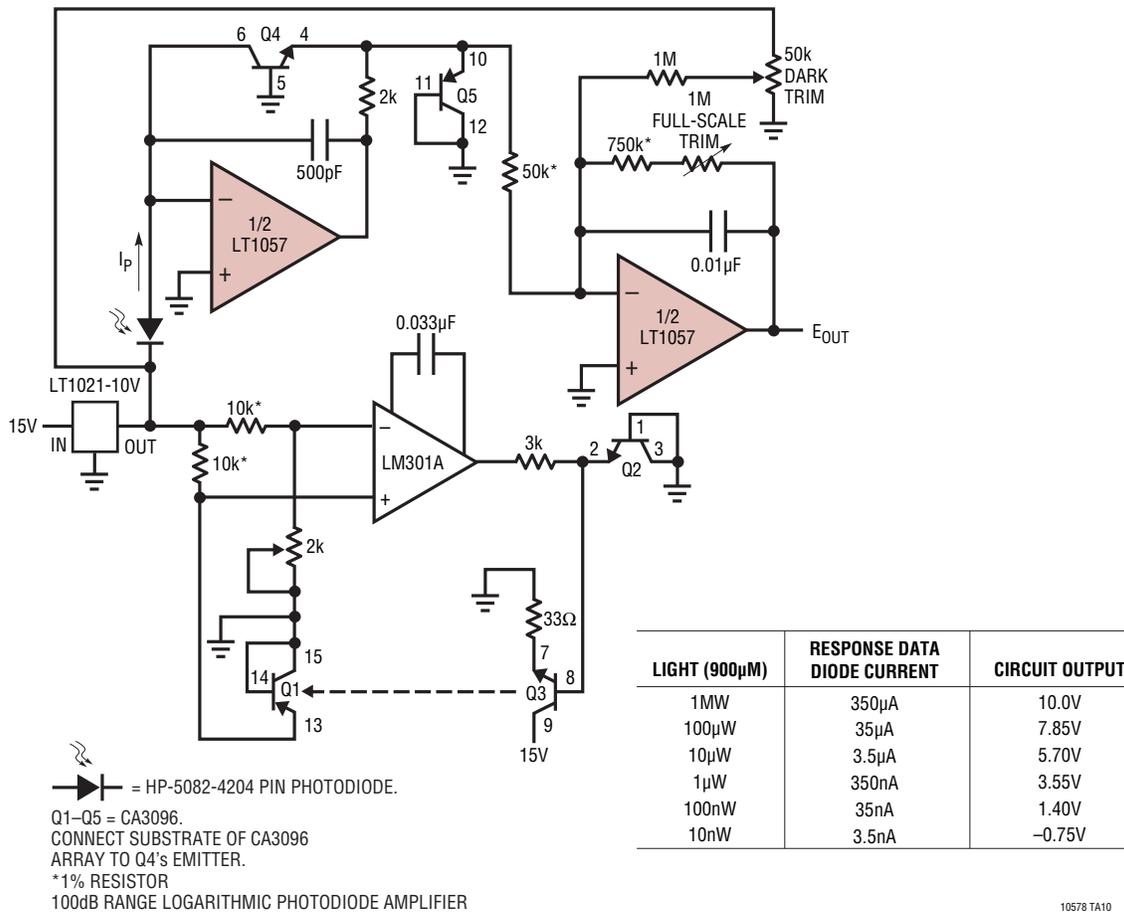


標準的応用例

シールド・ドライバ付き計装アンプ

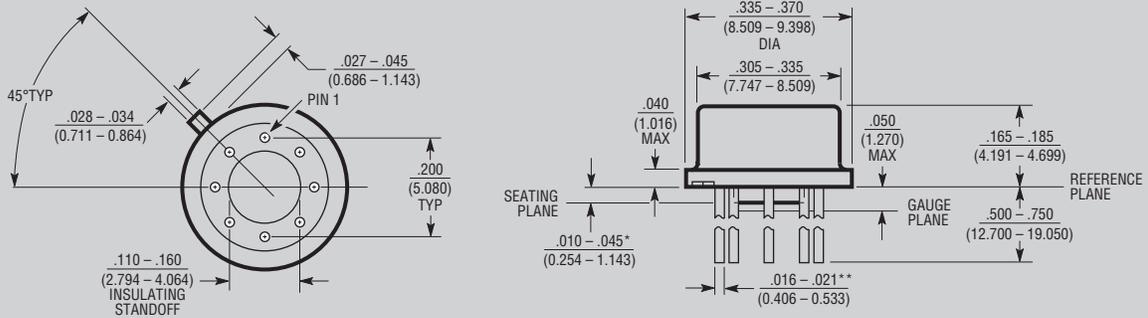


100dB 範囲対数フォトダイオード・アンプ



パッケージ

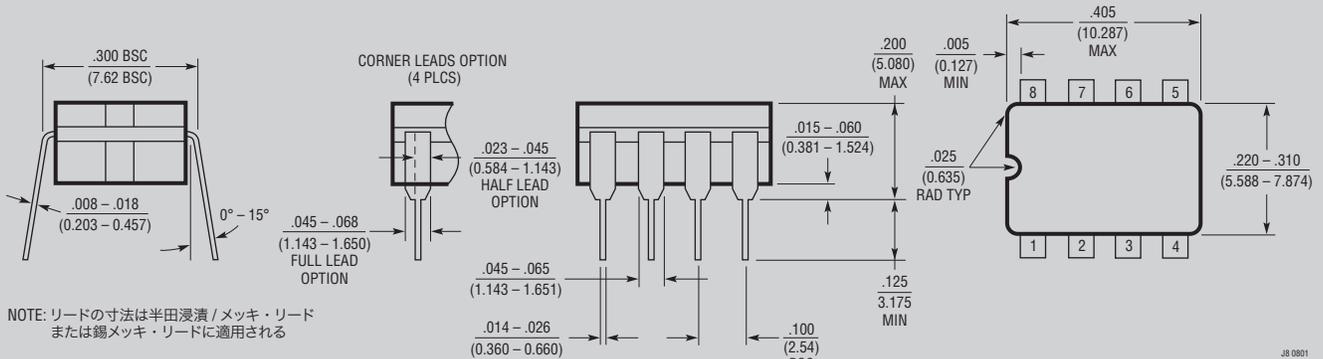
Hパッケージ 8ピンTO-5金属・キャン(0.200インチPCD) (Reference LTC DWG # 05-08-1320)



*基準面と取り付け面との間はリード径を制御できない

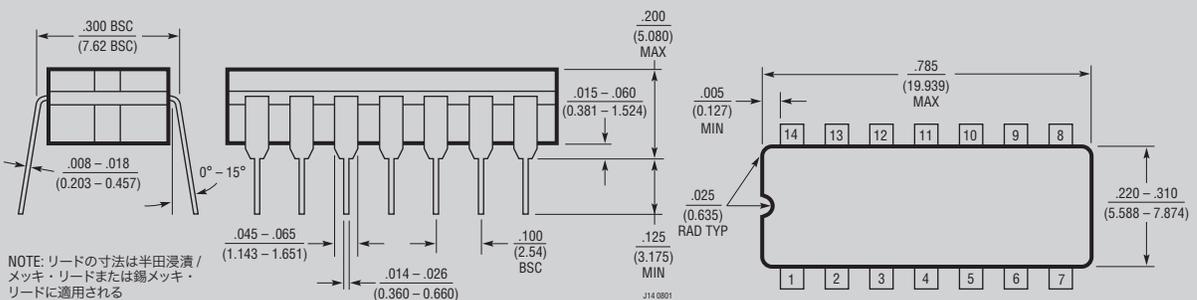
**半田浸漬によるリード仕上げの場合、リード径は $\frac{.016-.024}{(0.406-.610)}$ HR(TO-5) 0.200 PCD 0801

J8パッケージ 8ピンCERDIP(細型0.300インチ、気密封止) (Reference LTC DWG # 05-08-1110)



NOTE: リードの寸法は半田浸漬 / メッキ・リード
または錫メッキ・リードに適用される

Jパッケージ 14ピンCERDIP(細型0.300インチ、気密封止) (Reference LTC DWG # 05-08-1110)

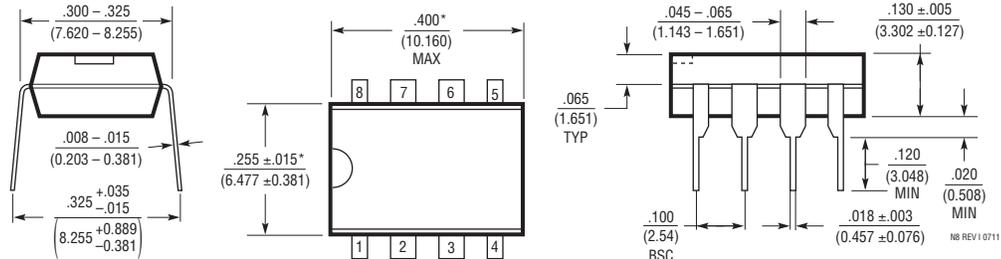


NOTE: リードの寸法は半田浸漬 /
メッキ・リードまたは錫メッキ・
リードに適用される

廃品パッケージ

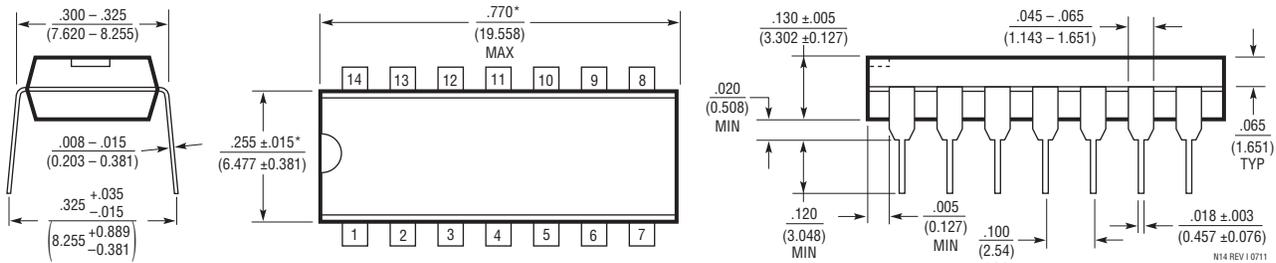
パッケージ

Nパッケージ
8ピンPDIP(細型0.300インチ)
 (Reference LTC DWG # 05-08-1510 Rev I)



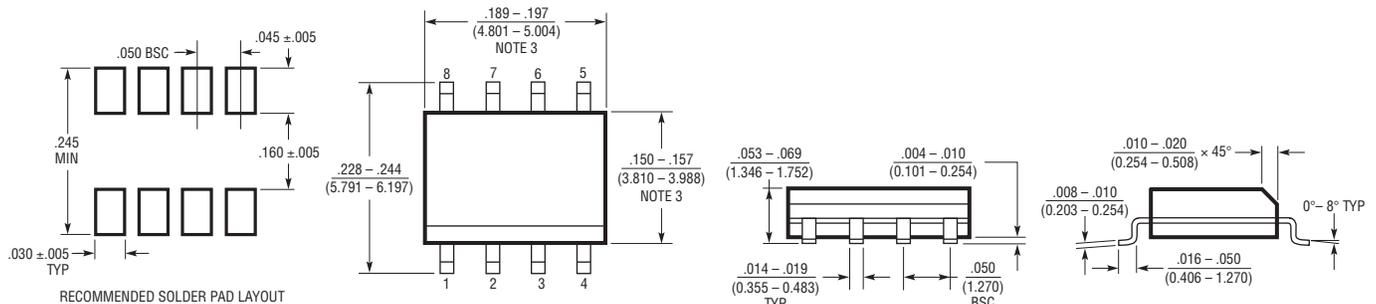
NOTE:
 1. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
 * これらの寸法にはモールドのバリまたは突出部を含まない
 モールドのバリまたは突出部は 0.010" (0.254mm) を超えないこと

Nパッケージ
14ピンPDIP(細型0.300インチ)
 (Reference LTC DWG # 05-08-1510 Rev I)



NOTE:
 1. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
 * これらの寸法にはモールドのバリまたは突出部を含まない
 モールドのバリまたは突出部は 0.010" (0.254mm) を超えないこと

S8パッケージ
8ピン・プラスチック・スモール・アウトライン(細型0.150インチ)
 (Reference LTC DWG # 05-08-1610 Rev G)

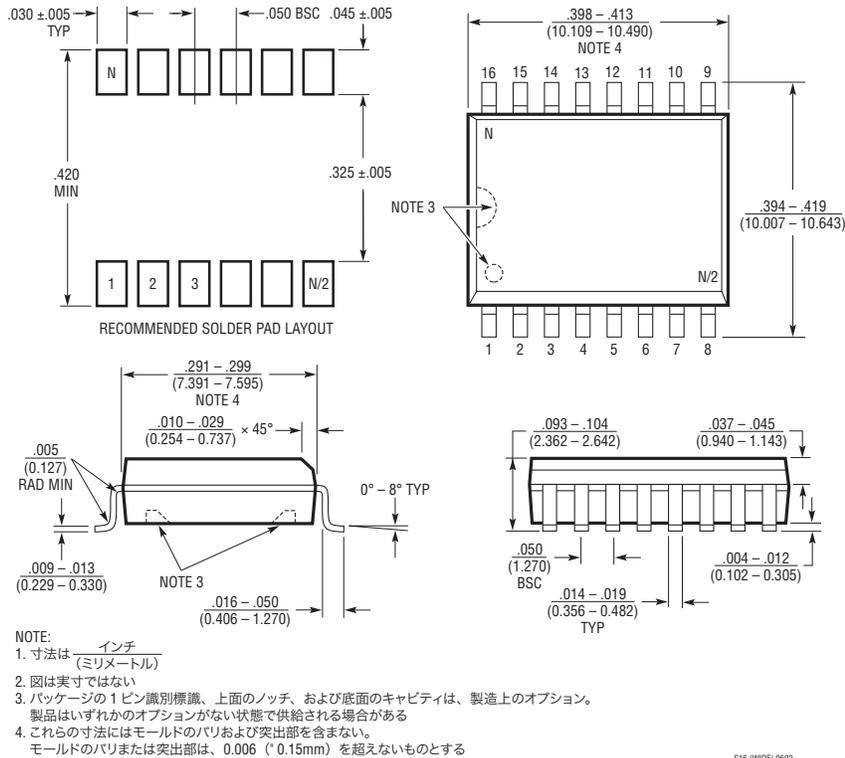


NOTE:
 1. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
 2. 図は実寸とは異なる
 3. これらの寸法にはモールドのバリまたは突出部を含まない
 モールドのバリまたは突出部は 0.006" (0.15mm) を超えないこと
 4. ピン1は傾角エッジまたはくぼみ

S08 REV G 0212

標準的応用例

SW パッケージ 16ピン・プラスチック・スモール・アウトライン (広型 0.300 インチ) (Reference LTC DWG # 05-08-1620)



関連製品

製品番号	説明	注釈
LT1055/6	高精度、高速 JFET 入力オペアンプ	スルーレート: 12V/ μ s、帯域幅: 5.5MHz
LT1880	SOT-23、レール・トゥ・レール出力、ピコアンペア入力電流、高精度オペアンプ	オフセット電圧: 最大 150 μ V、入力バイアス電流: 最大 900pA
LT1881/2	デュアルおよびクワッド、レール・トゥ・レール出力、ピコアンペア入力電流、高精度オペアンプ	オフセット電圧: 最大 50 μ V、入力バイアス電流: 最大 200pA
LT1884/5	デュアル/クワッド、レール・トゥ・レール出力、ピコアンペア入力電流、高精度オペアンプ	オフセット電圧: 最大 50 μ V、入力バイアス電流: 最大 400pA
LT6010	シャットダウン機能付き、135 μ A、14nV $\sqrt{\text{Hz}}$ 、レール・トゥ・レール出力、高精度オペアンプ	オフセット電圧: 最大 35 μ V、入力バイアス電流: 最大 300pA
LT6011/12	デュアル/クワッド 135 μ A、14nV $\sqrt{\text{Hz}}$ 、レール・トゥ・レール出力、高精度オペアンプ	オフセット電圧: 最大 60 μ V、入力バイアス電流: 最大 300pA
LTC6078/9	マイクロパワー、高精度デュアル/クワッド CMOS レール・トゥ・レール入力/出力アンプ	オフセットドリフト: 最大 0.7 μ V/ $^{\circ}$ C
LTC6241/2	デュアル/クワッド 18MHz、低ノイズ、レール・トゥ・レール出力 CMOS オペアンプ	0.1Hz ~ 10Hz ノイズ: 550n Vpp