

MN3003

デュアル 64 段低電圧 BBD

Dual 64-Stage Low Voltage Operation BBD for Audio Signals

■ 概 要

MN3003 は、独立した 2 個の 64 段 BBD と、それに必要なクロックゼネレータを 1 チップに集積した LSI で、ブロック図に示すように、入出力端子が独立している以外は、直流電源端子とクロックゼネレータは共通になっています。MN3003 は -9 V の低電圧電源で動作します。

クロック発振周波数は、 CG_1 、 CG_2 、 CG_3 端子に接続する外付け抵抗、およびコンデンサの値によって自由にコントロールすることができ、 0.16 ms ～ 3.2 ms の遅延時間が得られますので、遅延時間の短い用途に適しています。

また直列接続により 128 段として使用したり、並列接続で出力を 2 倍にするなど、複数個もしくはそれ以上の使用の場合には、スペースのコンパクト化に役立ちます。

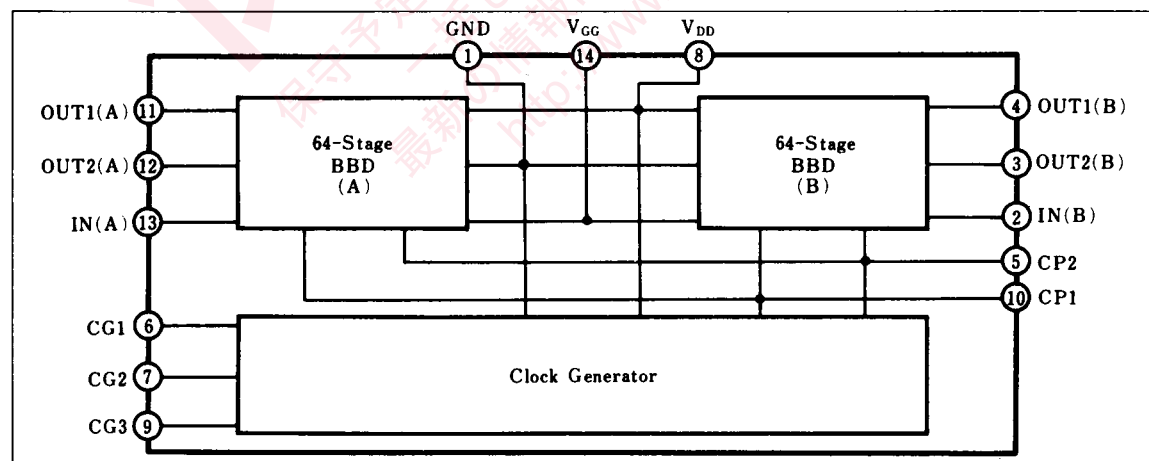
■ Description

The MN3003 is a 64-stage BBD variable delay line in audio frequency range. The device operates on -9 V supply and provides a signal delay up to 3.2 ms .

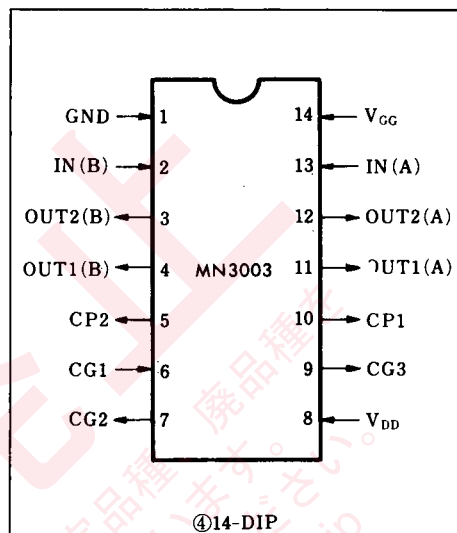
■ 特 徴

- オーディオ信号の可変遅延： 0.16 ms ～ 3.2 ms
- クロックゼネレータ内蔵
- P チャンネル・シリコンゲート MOS 方式
- 周波数レスポンスが広い： $f_i \approx 0.3 \times f_{\text{CP}}$
- クロック周波数範囲： 10 kHz ～ 200 kHz
- ダイナミックレンジ： $\text{S/N} = 75\text{ dB typ.}$

■ ブロック図／Block Diagram



■ 端子配置図／Pin Assignment



- 挿入損失が少ない： $L_i = 3.5\text{ dB typ.}$
- 低雑音： $V_{\text{no}} = 0.14\text{ mVrms max.}$

■ 用 途

- 電子楽器などのコーラス効果、ビブラート効果
- 電子楽器の音響効果
- アナログ信号の可変または固定式遅延回路

■ 絶対最大定格／Absolute Maximum Ratings ($T_a=25^{\circ}\text{C}$)

Item	Symbol	Rating	Unit
端子電圧	$V_{DD}, V_{GG}, V_{CP}, V_I$	$-15 \sim +0.3$	V
出力電圧	V_O	$-15 \sim +0.3$	V
動作周囲温度	T_{opr}	$-20 \sim +60$	$^{\circ}\text{C}$
保存温度	T_{stg}	$-55 \sim +125$	$^{\circ}\text{C}$

■ 動作条件／Operating Conditions ($T_a=25^{\circ}\text{C}$)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V_{DD}		-8.5	-9	-9.5	V
電源電圧	V_{GG}			$V_{DD}+1$		V
クロック電圧ハイレベル	V_{CPH}		0		-0.4	V
クロック電圧ローレベル	V_{CPL}			V_{DD}		V
クロック周波数	f_{CP}		10		200	kHz
入力バイアス電圧 (DC)	V_{Bias}		-2.5		-6	V

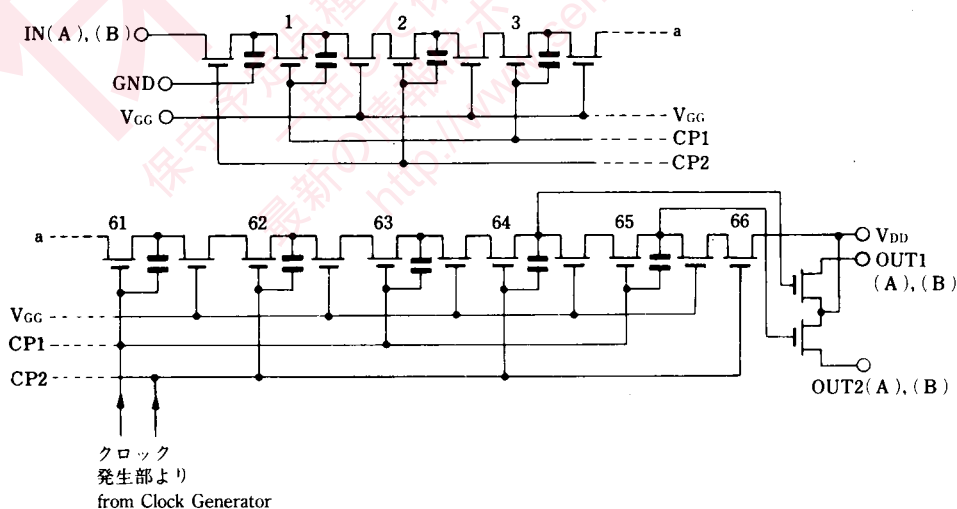
■ 電気的特性／Electrical Characteristics

($V_{DD}=-9\text{V}$, $V_{GG}=-8\text{V}$, $R_L=100\text{k}\Omega$, $R_2=R_3=22\text{k}\Omega$, $R_4=R_5=2.2\text{k}\Omega$, $C=100\text{pF}$, $f_{CP}=1/2 f_{OSC}$ (R_1 で調整), $T_a=25^{\circ}\text{C}$)

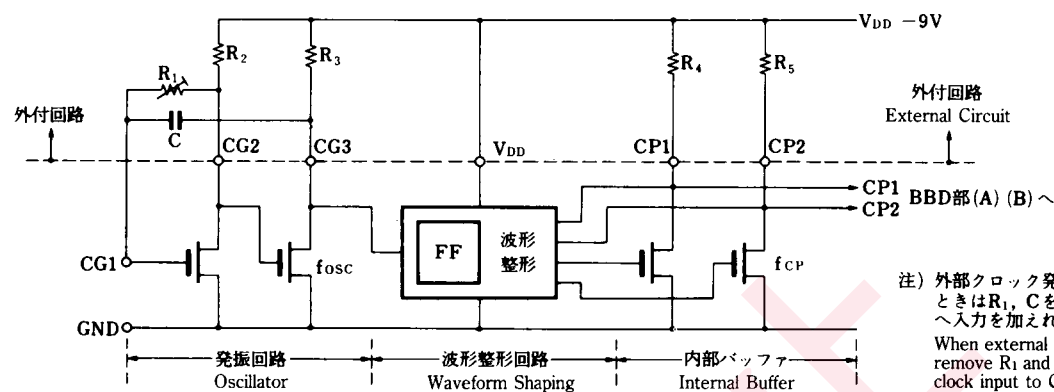
Item	Symbol	Condition	min.	typ.	max.	Unit
信号遅延時間	t_D		0.16		3.2	ms
入力信号周波数	f_i	$f_{CP}=40\text{kHz}$, $V_i=0.8\text{Vrms}$ $f_i=1\text{kHz}$ 時の出力が 3dB down	12			kHz
入力信号振幅	v_i	$f_{CP}=40\text{kHz}$, $f_i=1\text{kHz}$, $\text{THD} \leq 2.5\%$	0.8			Vrms
挿入損失	L_i	$f_{CP}=40\text{kHz}$, $f_i=1\text{kHz}$, $V_i=0.8\text{Vrms}$		3.5	7	dB
全高調波歪率	THD	$f_{CP}=40\text{kHz}$, $f_i=1\text{kHz}$, $V_i=0.5\text{Vrms}$		0.5	2.5	%
出力雑音電圧	V_{no}	$f_{CP}=90\text{kHz}$, A カーブ聴感補正			0.14	mVrms
信号対雑音比	S/N			75		dB

注) $-2.5 \sim -6\text{V}$ の間で最適値になるよう入力 DC バイアスを調整。/Adjust input DC bias to the optimum value between $-2.5 \sim -6\text{V}$

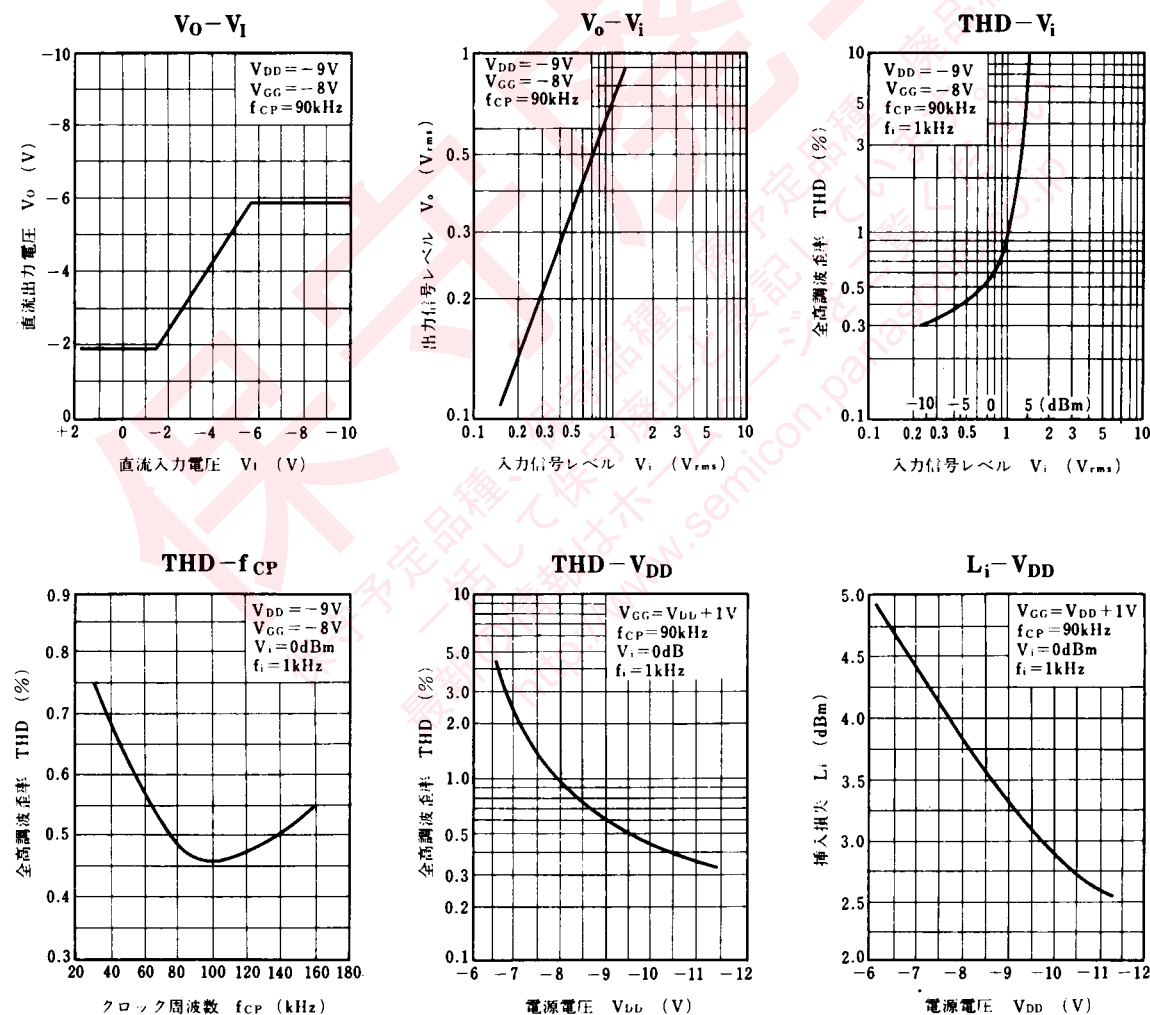
■ 回路図／Circuit Diagram

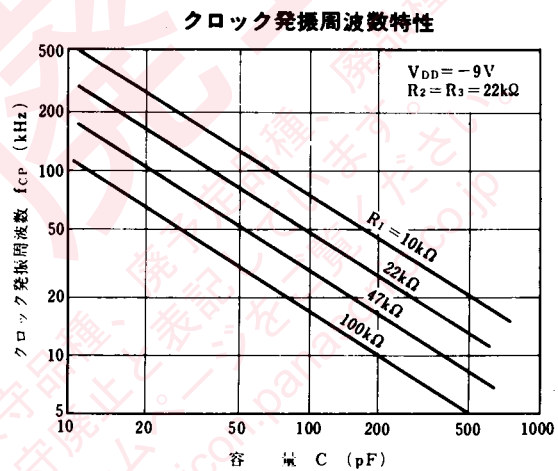
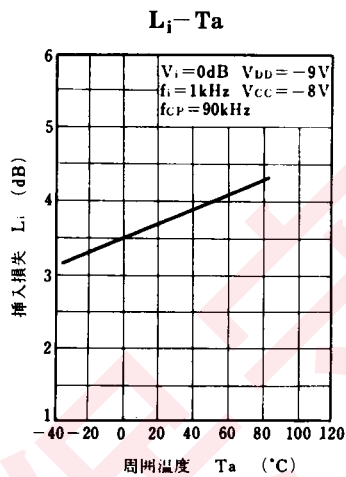
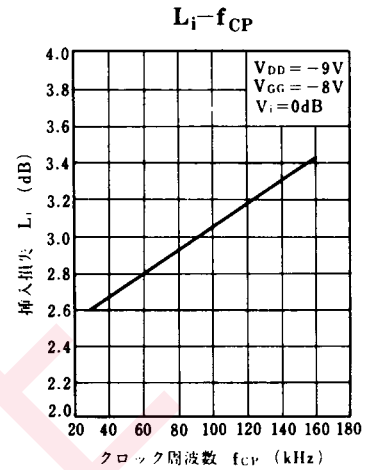
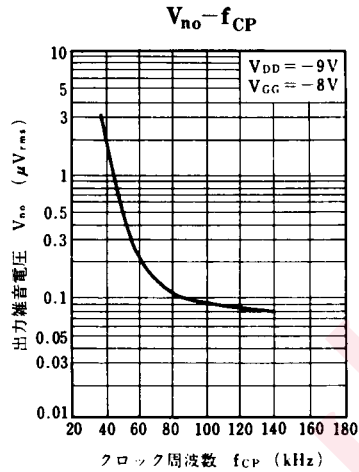
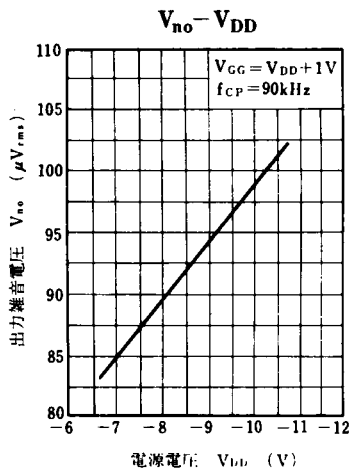


■ クロック発生部回路 /Clock Generator Circuit



■ 標準特性 /Typical Characteristics

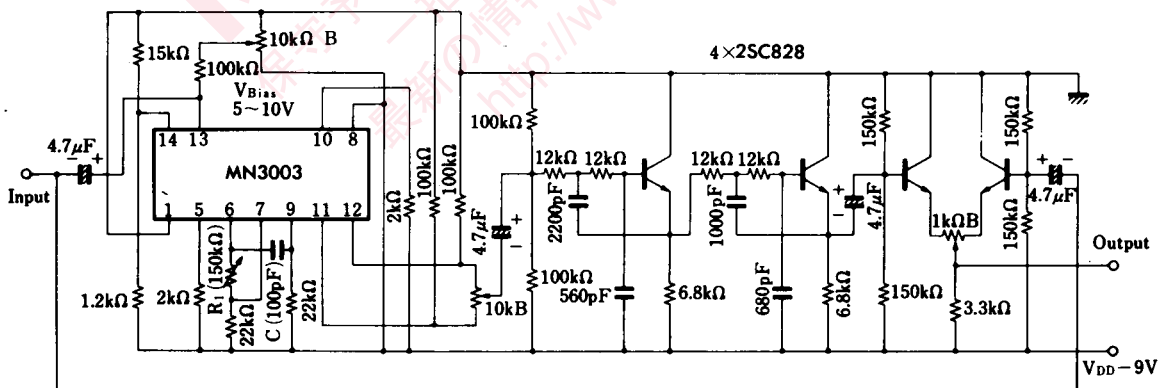




■ 応用回路例 / Application Circuit

コーラス効果発生回路 (クロック発生器内蔵)

Chorus Effect Generation Circuit (Incorporating Clock Generator)



本書に記載の技術情報および半導体のご使用にあたってのお願いと注意事項

- (1) 本書に記載の製品および技術情報を輸出または非居住者に提供する場合は、当該国における法令、特に安全保障輸出管理に関する法令を遵守してください。
- (2) 本書に記載の技術情報は、製品の代表特性および応用回路例などを示したものであり、弊社または他社の知的財産権もしくはその他の権利に基づくライセンスは許諾されていません。したがって、上記技術情報のご使用に起因して第三者所有の権利にかかわる問題が発生した場合、弊社はその責任を負うものではありません。
- (3) 本書に記載の製品は、標準用途 — 一般電子機器(事務機器、通信機器、計測機器、家電製品など)に使用されることを意図しております。
特別な品質、信頼性が要求され、その故障や誤動作が直接人命を脅かしたり、人体に危害を及ぼす恐れのある用途 — 特定用途(航空・宇宙用、交通機器、燃焼機器、生命維持装置、安全装置など)にご使用をお考えのお客様および弊社が意図した標準用途以外にご使用をお考えのお客様は、事前に弊社営業窓口までご相談願います。
- (4) 本書に記載の製品および製品仕様は、改良などのために予告なく変更する場合がありますのでご了承ください。したがって、最終的な設計、ご購入、ご使用に際しましては、事前に最新の製品規格書または仕様書をお求め願ひ、ご確認ください。
- (5) 設計に際しては、絶対最大定格、動作保証条件(動作電源電圧、動作環境等)の範囲内でご使用いただきますようお願いいたします。特に絶対最大定格に対しては、電源投入および遮断時、各種モード切替時などの過渡状態においても、超えることのないように十分なご検討をお願いいたします。保証値を超えてご使用された場合、その後に発生した機器の故障、欠陥については弊社として責任を負いません。
また、保証値内のご使用であっても、半導体製品について通常予測される故障発生率、故障モードをご考慮の上、弊社製品の動作が原因でご使用機器が人身事故、火災事故、社会的な損害などを生じさせない冗長設計、延焼対策設計、誤動作防止設計などのシステム上の対策を講じていただきますようお願いいたします。
- (6) 製品取扱い時、実装時およびお客様の工程内における外的要因(ESD、EOS、熱的ストレス、機械的ストレス)による故障や特性変動を防止するために、使用上の注意事項の記載内容を守ってご使用ください。
また、防湿包装を必要とする製品は、保存期間、開封後の放置時間など、個々の仕様書取り交わしの折に決められた条件を守ってご使用ください。
- (7) 本書の一部または全部を弊社の文書による承諾なしに、転載または複製することを強くお断りいたします。